

盘古 PGX-Nano 开发板

硬件使用手册 v1.1

版本日期：2025-04-14

Administrator：深圳市小眼睛科技有限公司

联系邮箱：support@meyesemi.com

[QQ 群：808770961](#)

公司网址：www.meyesemi.com

微信公众号：小眼睛 FPGA

购买渠道：[小眼睛半导体](#)

客服微信：17665247134

目录

1、 开发板简介	1
1.1、概述	1
1.2、开发系统简介	2
1.2.1、FPGA 资源	2
1.2.2、开发系统外设资源	3
1.2.3、开发系统功能框图	3
2、 开发板系统描述	5
2.1、FPGA 基本电路	5
2.1.1、电源	5
2.2.2、时钟	6
2.1.3、JTAG 接口	6
2.2、Memory	8
2.2.1、SRAM	8
2.2.2、QSPI flash	11
2.3、ESP32 模块	11
2.4、串口	13
2.5、DAC 模拟信号输出	14
2.6、基础外设	16
2.6.1、8 段式共阳数码管	16
2.6.2、按键	18

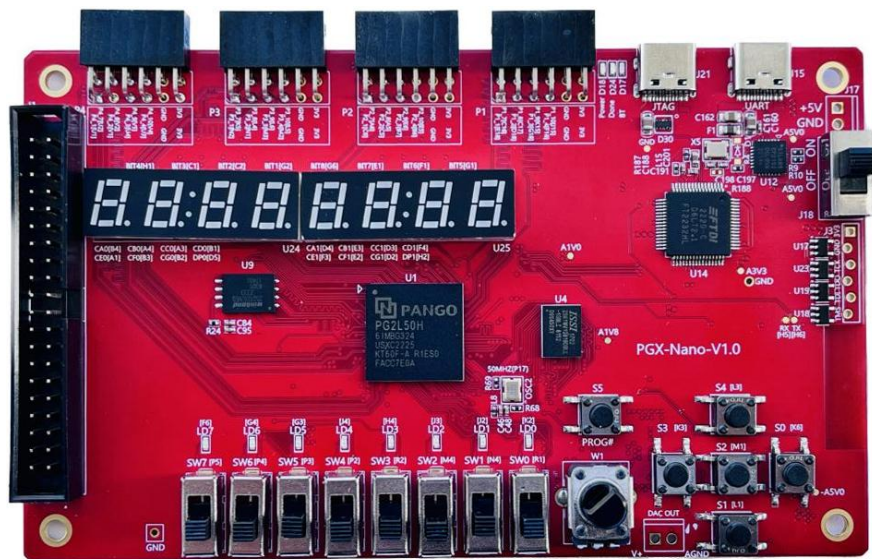
2.6.3、拨动开关	18
2.6.4、单色 LED 灯	20
2.7、扩展接口	21
2.7.1、40 PIN 扩展口	21
2.7.2、PMOD 扩展口	23

1、开发板简介

1.1、概述

PGX-Nano 是一套以紫光同创 FPGA 为核心的开发板，选用紫光同创 logoss2 系列 28nm 工艺的 FPGA（PG2L50H_6IMBG324）。板载 USB 转 JTAG 芯片，且开发板使用 USB 接口供电，连接 Type-C JTAG 接口即可实现供电和烧录比特流文件。

板卡搭载一颗容量为 2Mb 的 SRAM 用于数据缓存，MS9708 实现高速 8bit DAC，esp32 模组实现 WIFI、蓝牙透传，CP2102 实现串口通信；预留了 40pin 扩展 IO 以及 4 个 PMOD 接口可连接丰富的外设模块，同时为用户提供 led 灯、按键、拨码开关和数码管等基础的硬件电路资源。板卡尺寸：79.0mm * 142.1mm。

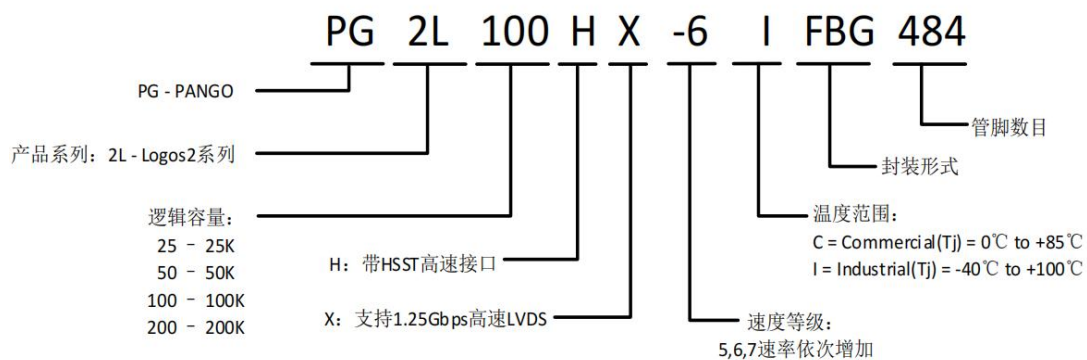


1.2、开发系统简介

1.2.1、FPGA 资源

PGX-Nano 开发板以紫光同创 logos2 系列 FPGA 为核心，FPGA 型号为 PG2L50H_6IMBG324，速度等级为 6，温度范围为工业级（-40℃~100℃）。

紫光同创 Logos2 系列 FPGA 产品型号的编号内容及意义如下：



PG2L50H_MB324 参数如下：

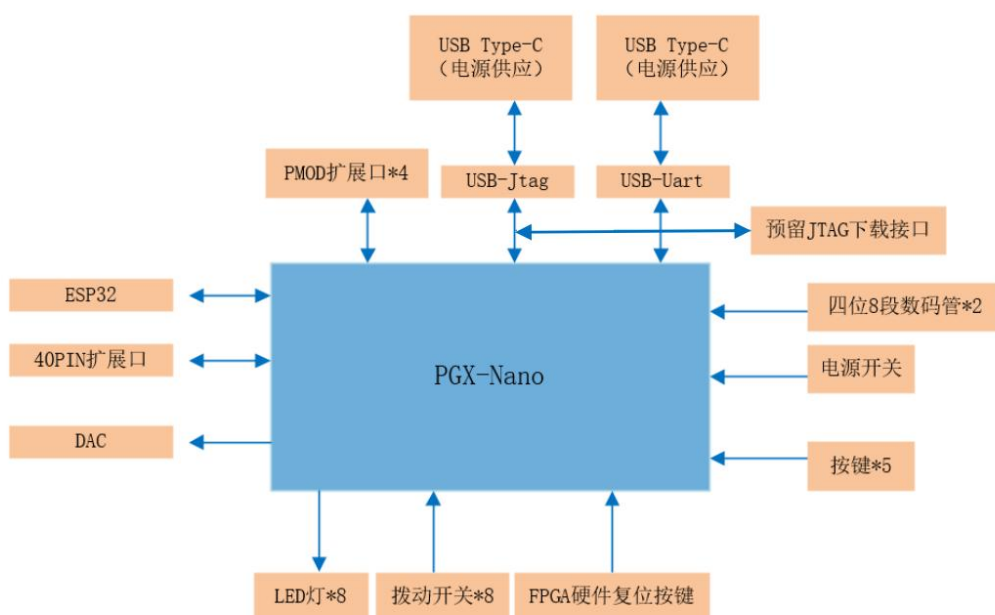
资源		参数
逻辑资源	触发器 (FF)	71600
	LUT6	35800
	等效 LUT4	53700
RAM 资源	分布式 ram (Kbit)	593.75
	DRAM 数量 (36K/块)	85
	DRAM (kbit)	3060
时钟资源	GPLL	5
	PPLL	5
硬核资源	APM	120

	ADC	1
	AES	1
IO 资源	用户 IO	210

1.2.2、开发系统外设资源

- ✓ Type-C JTAG 接口（电源接口） ✓ 预留 jtag 调试接口
- ✓ ESP32 模块 ✓ 按键 x5
- ✓ 4 位 8 段式共阳数码管 x2 ✓ LED x8
- ✓ 拨动开关 x8 ✓ PMOD 扩展 IO x4
- ✓ Type-C UART 接口（电源接口） ✓ 三色 LED 灯 x4
- ✓ DAC 模块 ✓ 40 pin 扩展 IO

1.2.3、开发系统功能框图



- JTAG 接口 + 电源接口 (USB Type-C)

用于下载与固化程序。板卡使用的 USB-JTAG 芯片型号为 :FT2232HL, USB 接口为 Type-C。此 USB 接口通常作为板卡供电接口, 板卡可由 J21 (JTAG) 或 J15 (UART) 接口供电。

- UART 接口 + 电源接口 (USB Type-C)

用于串口通信。板卡使用的 USB-UART 转换芯片型号为 :CP2102, USB 接口为 Type-C。此 USB 接口可作为板卡供电接口, 板卡可由 J21 (JTAG) 或 J15 (UART) 接口供电。

- ESP32 模块

采用乐鑫科技的 ESP32 模块, 用于 WIFI&蓝牙通信

- DAC 模块

选用 MS9708 数模转换芯片, 用于模拟信号的输出。

- 4 位 8 段式共阳数码管 x2

两个 4 位八段式共阳数码管。

- 按键 x5

5 个轻触式用户按键。

- 拨动开关 x8

8 个用户拨动开关。

- LED 灯 x8

8 个用户发光二极管。

- PMOD 扩展口 x4

4 个 PMOD 扩展口, 用于外接 PMOD 接口模块。

● 40PIN 扩展口

1 个 40PIN 扩展口，可连接外设模块。

- 电源开关

电源拨动开关，向上拨动时板卡上电，向下拨动时板卡掉电。

● FPGA 硬件复位按键

一个硬件复位按键，当按键按下后，板卡重新加载程序（若未固化程序，则无程序重新加载需重新烧录）。

● 预留 JTAG 接口

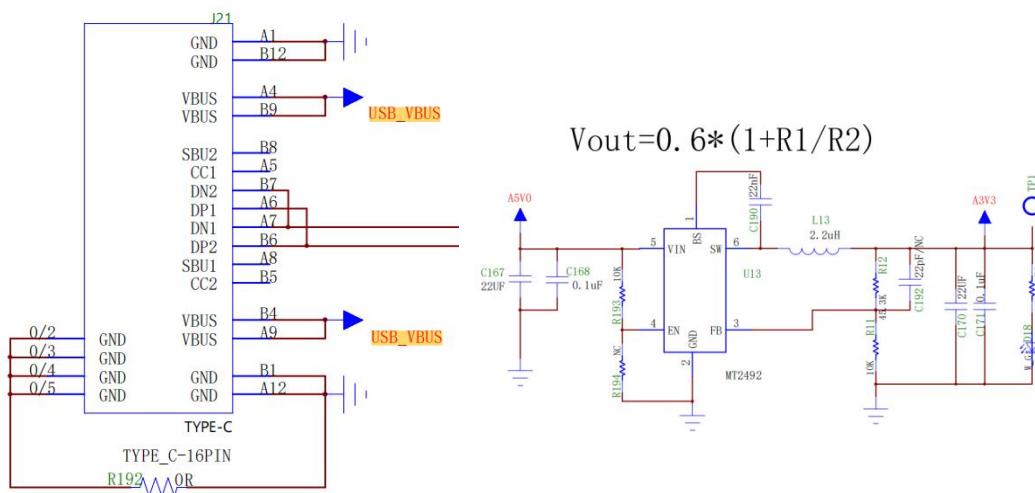
一个 JTAG 接口 (J3)，根据用户需求，可外接 JTAG 下载器。

2、开发板系统描述

2.1、FPGA 基本电路

2.1.1、电源

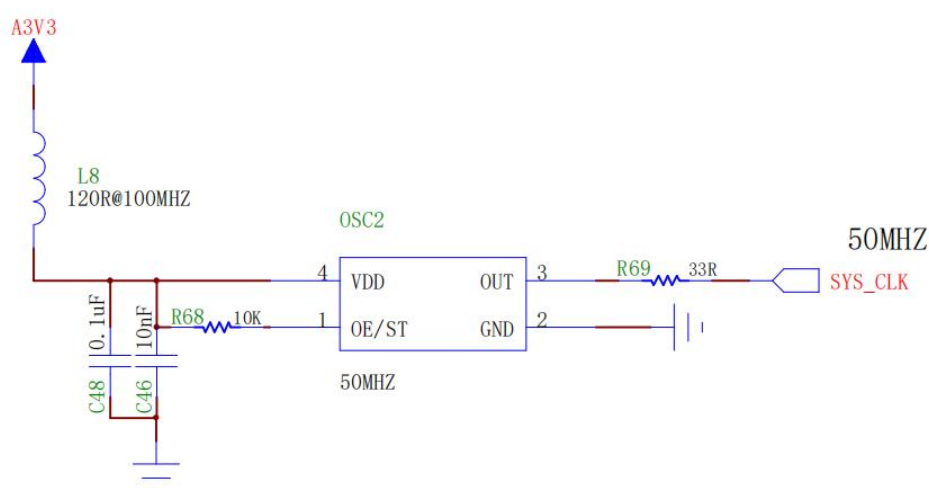
PGX-Nano 开发板使用 USB Type-C 接口上的 USB_VBUS 供电，再使用 MT2492 电源芯片将 5V 电源转换为 3.3V、1.0V、1.8V 电源。



板卡一共有两个 USB Type-C 接口，两个 Type-C 接口均可进行供电，并且分别具有 USB 转 JTAG、USB 转 UART 功能。

2.2.2、时钟

PGX-Nano 开发板配有一个 50MHz 的有源晶振，为 FPGA 提供时钟。

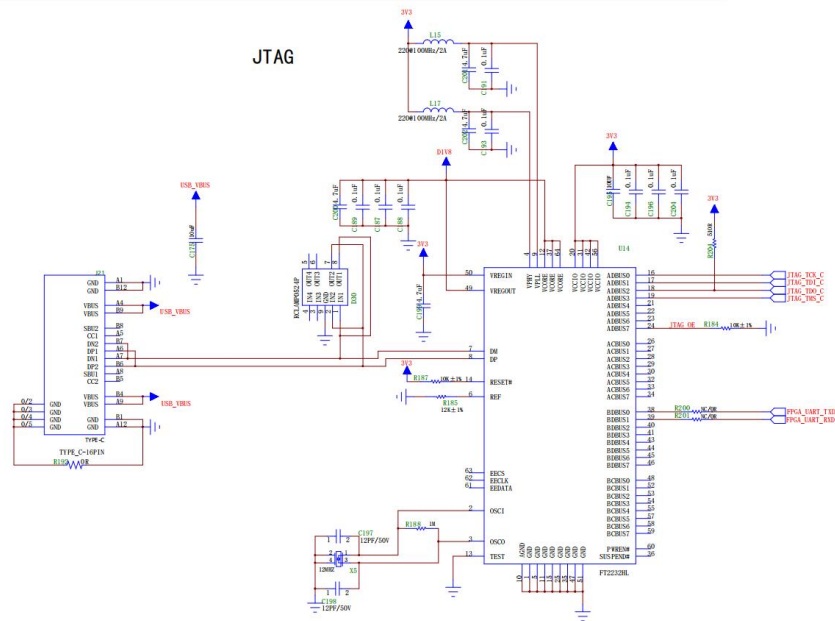


FPGA 管脚分配如下表所示：

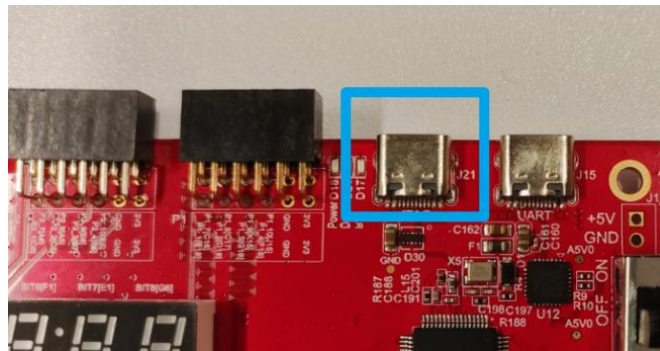
信号	描述	FPGA 管脚
SYS_CLK	时钟	P17

2.1.3、JTAG 接口

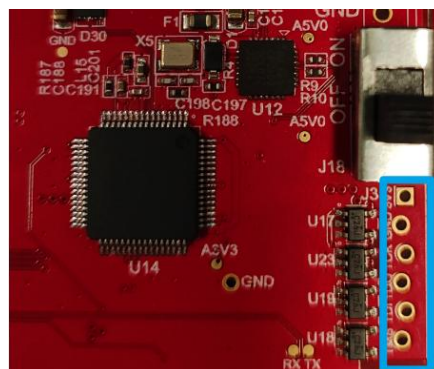
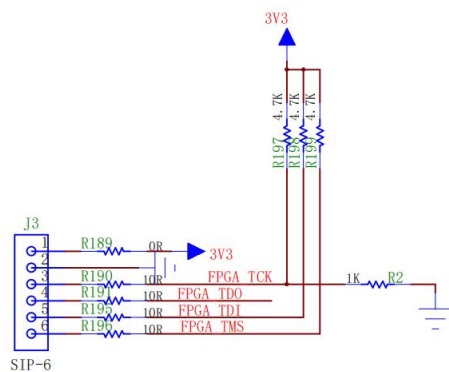
PGX-Nano 开发板采用 FT2232HL 实现 USB 转 JTAG, 因此使用 USB Type-C 接口即可实现程序的烧录与固化。



连接 jtag 接口的 USB Type-C 接口位置如下图所示：



PGX-Nano 开发板同时预留了 jtag 烧录接口，可连接外部烧录器。对应原理图与接口位置如下图所示。



2.2、Memory

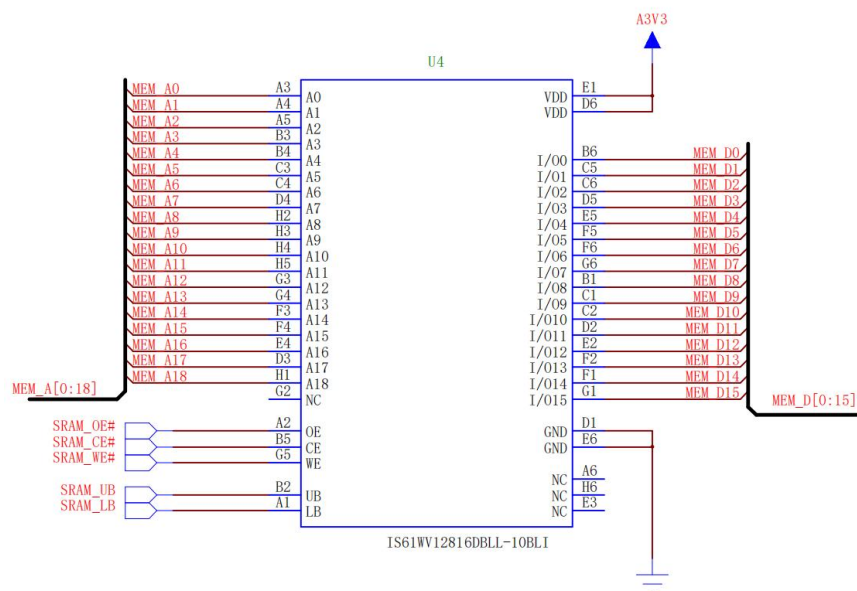
2.2.1、SRAM

SRAM 全称为 Static Random Access Memory，即静态随机存储器，掉电数据丢失，数据处理速度较快，不需要刷新操作不断保存内部存储的数据。

PGX-Nano 开发板上搭载了一片 2Mbit 的 SRAM 用于数据缓存, 器件型号为 IS61WV12816DBLL, 相关数据手册见开发板配套资料 IC datasheet 文件夹。

该型号 SRAM 数据位宽为 16，地址位宽为 17，**但应注意**的是板卡预留 19 位的 SRAM 地址位宽，因此板卡原理图中对应最高位的两个地址信号 MEM_A17、MEM_A18 为无效信号；SRAM 的数据读写操作具体时序请参考 IS61WV12816DBLL 数据手册。

SRAM 对应功能原理图如下图所示：



具体管脚分配如下：

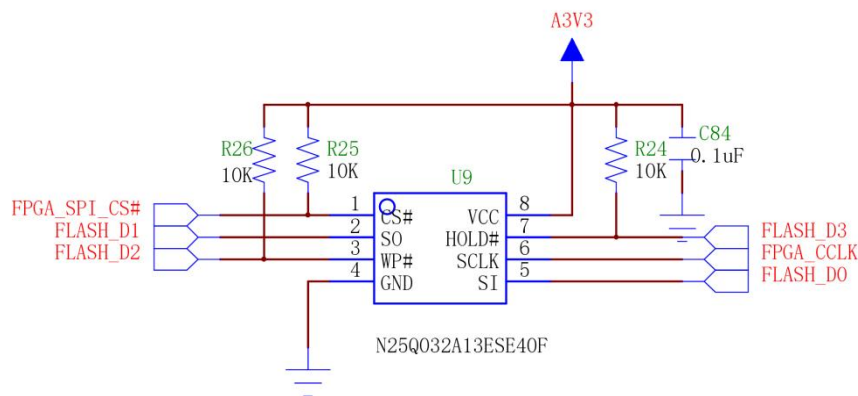
信号	描述	FPGA 管脚
MEM_A0	SRAM 地址信号[0]	T15
MEM_A1	SRAM 地址信号[1]	T14
MEM_A2	SRAM 地址信号[2]	N16
MEM_A3	SRAM 地址信号[3]	N15
MEM_A4	SRAM 地址信号[4]	M17
MEM_A5	SRAM 地址信号[5]	M16
MEM_A6	SRAM 地址信号[6]	P18
MEM_A7	SRAM 地址信号[7]	N17
MEM_A8	SRAM 地址信号[8]	P14
MEM_A9	SRAM 地址信号[9]	N14
MEM_A10	SRAM 地址信号[10]	T18
MEM_A11	SRAM 地址信号[11]	R18
MEM_A12	SRAM 地址信号[12]	M13
MEM_A13	SRAM 地址信号[13]	R13
MEM_A14	SRAM 地址信号[14]	R12
MEM_A15	SRAM 地址信号[15]	M18
MEM_A16	SRAM 地址信号[16]	L18
MEM_A17	/	/
MEM_A18	/	/
MEM_D0	SRAM 数据信号[0]	U17

MEM_D1	SRAM 数据信号[1]	U18
MEM_D2	SRAM 数据信号[2]	U16
MEM_D3	SRAM 数据信号[3]	V17
MEM_D4	SRAM 数据信号[4]	T11
MEM_D5	SRAM 数据信号[5]	U11
MEM_D6	SRAM 数据信号[6]	U12
MEM_D7	SRAM 数据信号[7]	V12
MEM_D8	SRAM 数据信号[8]	V10
MEM_D9	SRAM 数据信号[9]	V11
MEM_D10	SRAM 数据信号[10]	U14
MEM_D11	SRAM 数据信号[11]	V14
MEM_D12	SRAM 数据信号[12]	T13
MEM_D13	SRAM 数据信号[13]	U13
MEM_D14	SRAM 数据信号[14]	T9
MEM_D15	SRAM 数据信号[15]	T10
SRAM_OE#	数据输出使能（低电平有效）	T16
SRAM_CE#	片选信号（低电平有效）	V15
SRAM_WE#	数据写使能（低电平有效）	V16
SRAM_UB	高字节控制信号（低电平高位字节输出）	R16
SRAM_LB	低字节控制信号（低电平低位字节输出）	R10

2.2.2、QSPI flash

PGX-Nano 开发板上的 flash 采用镁光科技(Micron)的 4 位 (QSPI) 串行 Nor 闪存, 型号为 W25Q128JV (板卡生成批次不同, 请以实物为准), 采用 3.3V 电压标准。

QSPI flash 的电路连接如下：

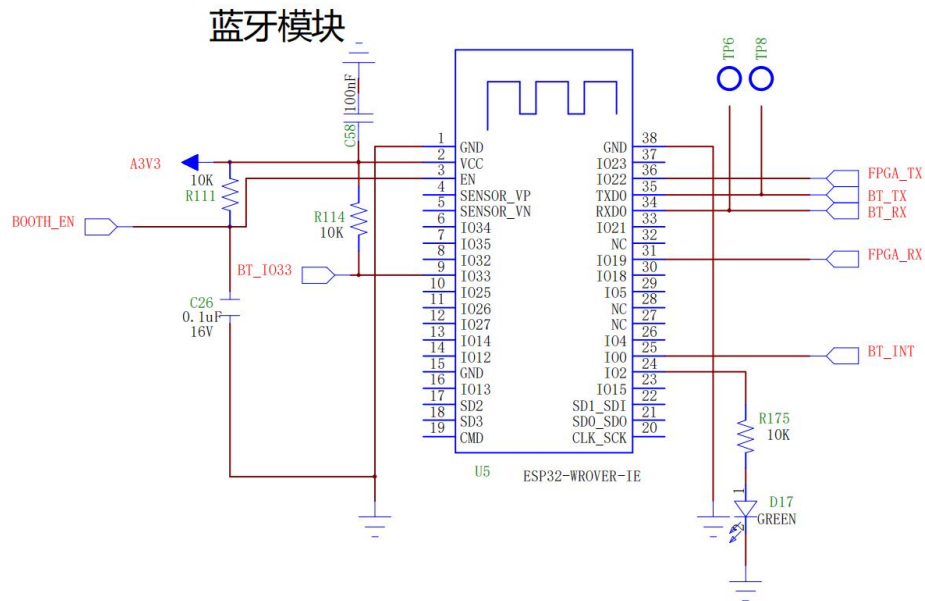


2.3、ESP32 模块

PGX-Nano 开发板搭载了一款 WIFI&蓝牙双模的 ESP32 物联网模组, 型号为 ESP32-WROVER-IE, 首次使用需对 ESP32 模块进行固件烧录, 具体操作步骤请参考开发板配套资料的《esp32 固件烧录指南.pdf》文档。

固件烧录完成后, 用户可通过串口调试助手配置相应指令使 ESP32 进入 WIFI 或者蓝牙通信模式, 实现 FPGA 板卡与外部 WIFI 或者蓝牙设备进行通信。

PGX-Nano 开发板上与 ESP32 模组使用串口进行通信, 用户可通过串口进行 WIFI 或者蓝牙通信。相关原理图如下图所示 (详细内容请参考 PGX-Nano 原理图)：

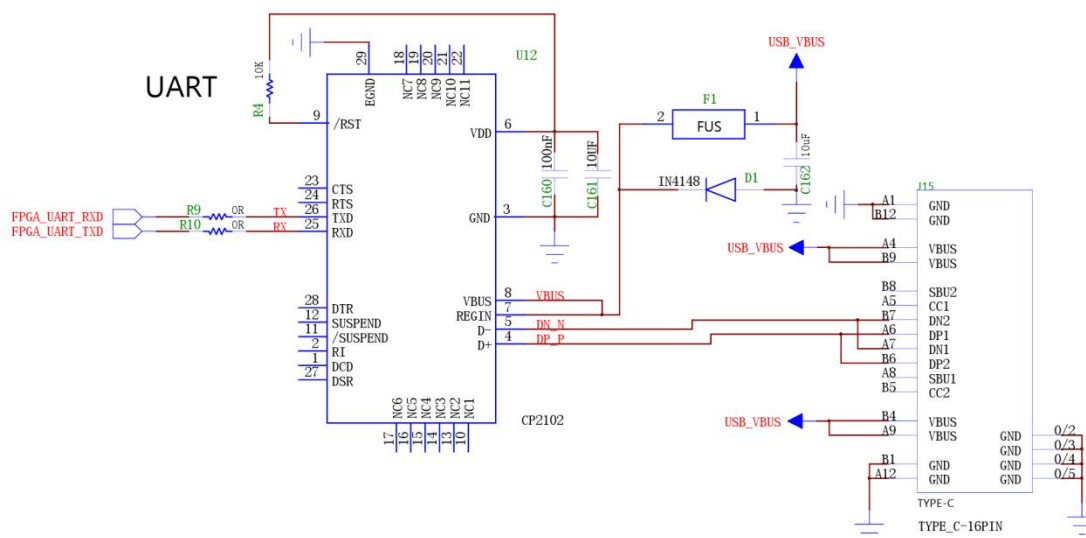


具体管脚分配请参考下表：

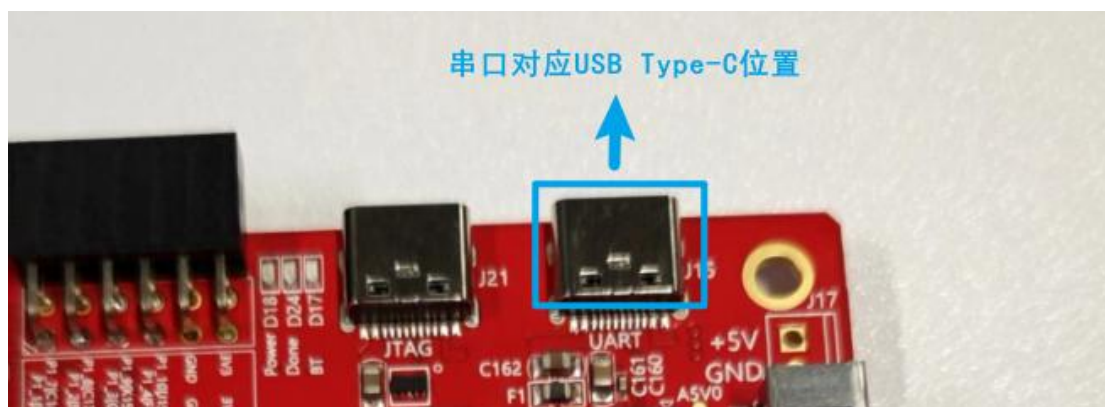
信号	描述	FPGA 管脚
FPGA_TX	ESP32 通信串口输出	R3
FPGA_RX	ESP32 通信串口输入	T3
BT_TX	ESP32 固件下载串口输出	H6
BT_RX	ESP32 固件下载串口输入	H5
BT_INT	ESP32 状态输入 (上电时低电平 ESP32 进入固件下载模式) (上电时高电平 ESP32 进入正常使用模式)	E7
BOOTH_EN	ESP32 使能输入 (高电平使能，低电平复位)	K1
BT_IO33	预留 IO	F5

2.4、串口

PGX-Nano 开发板采用 CP2102 实现 USB-Type C 转 UART, 用户可使用 Type C 数据线与 PC 端进行串口通信。相关原理图如下图所示（详细内容请参考 PGX-Nano 原理图）：



串口对应 USB Type-C 位置如下图所示：



具体管脚分配请参考下表：

信号	描述	FPGA 管脚
FPGA_UART_RXD	UART 数据输入	C7
FPGA_UART_TXD	UART 数据输出	D8

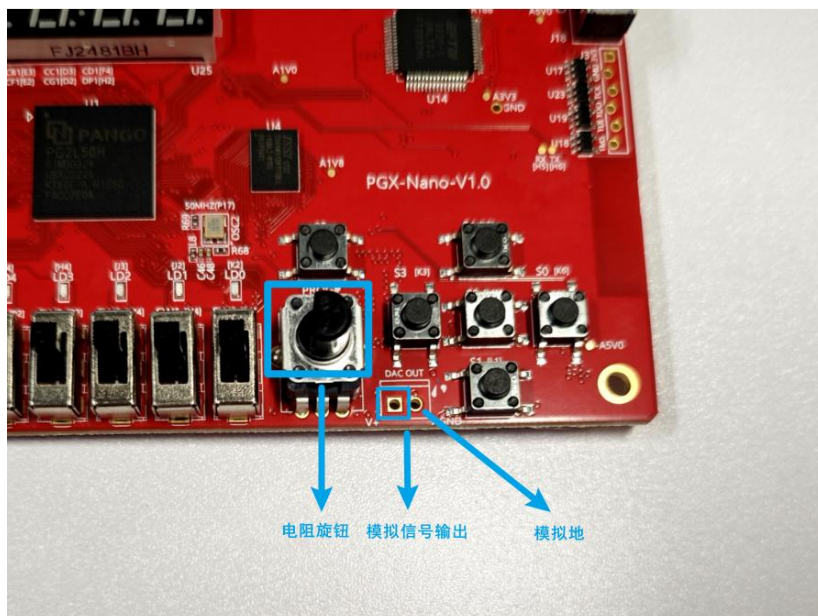
2.5、DAC 模拟信号输出

PGX-Nano 开发板配有一个 DAC 芯片用于输出模拟波形，芯片型号为 MS9708 ;MS9708 是一款高速 8bit、低功耗 D/A 转换器，采样速率高达 125MSPS，数据手册请参考开发板配套资料的 MS9708.pdf。

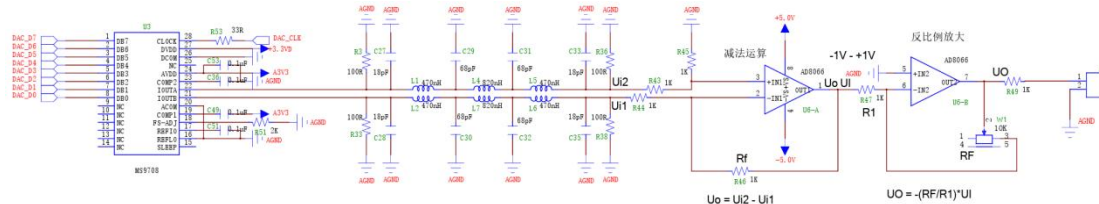
MS9708 输出两路互补电流信号，经过第一级运算放大器后，电流信号被做减法运算并且转换为电压信号，信号幅值范围为-1V~+1V，再经过第二级运算放大器后，电压幅值范围最大可达到-4.7V~+4.7V；另外板卡配置了一个旋钮用于控制第二级运算放大器负反馈电阻的阻值，可以通过控制负反馈电阻的阻值控制第二级运算放大器的放大倍数。

应注意的是输出模拟波形与 FPGA 输出给 DAC 芯片的数字波形相位相差 180°，具体原因为第一级运算放大器同向输入端输入信号为 DAC 电流输出信号，反向输入端输入信号为互补 DAC 电流输出信号，两级运放均为负反馈形式，因此输出信号为互补信号，相位与数字波形相比相差 180°。

板卡上模拟波形输出接口与电阻旋钮的位置如下图标记所示：



板卡数模转换相关功能电路如下图所示（具体细节请参考板卡原理图）：



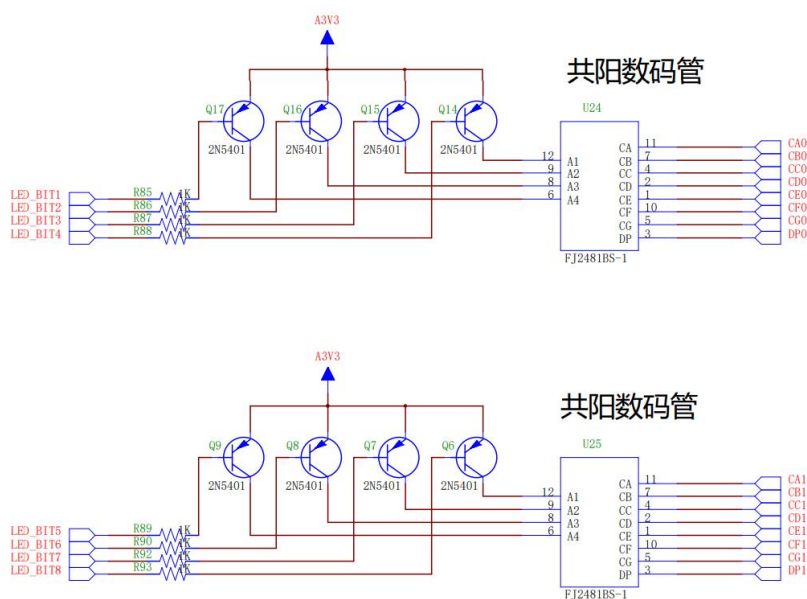
具体管脚分配请参考下表所示：

信号	描述	FPGA 管脚
DAC_CLK	MS9708 时钟信号	V6
DAC_D0	数字波形数据位[0]	T8
DAC_D1	数字波形数据位[1]	R8
DAC_D2	数字波形数据位[2]	T6
DAC_D3	数字波形数据位[3]	R7
DAC_D4	数字波形数据位[4]	U6
DAC_D5	数字波形数据位[5]	U7
DAC_D6	数字波形数据位[6]	V9
DAC_D7	数字波形数据位[7]	U9

2.6、基础外设

2.6.1、8 段式共阳数码管

PGX-Nano 开发板配有两组 4 位 8 段式共阳数码管，通过段选信号与位选信号控制数码管。共阳极数码管段选信号低电平有效，位选信号高电平有效，但由于数码管的位选信号与驱动 2N5401 输出端相连，2N5401 在输入低电平时输出高电平，因此当 FPGA 输出给连接数码管位选信号的驱动 2N5401 低电平时，对应位选信号有效。



具体的管脚分配请参考下表所示：

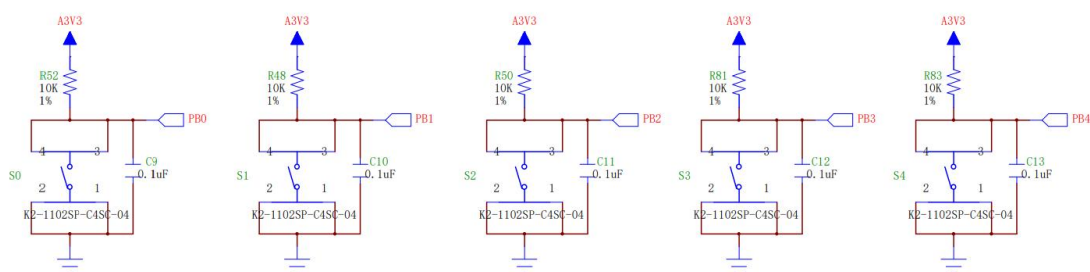
信号	描述	FPGA 管脚
LED_BIT1	左侧数码管左 1 位	G2
LED_BIT2	左侧数码管左 2 位	C2
LED_BIT3	左侧数码管左 3 位	C1

LED_BIT4	左侧数码管左 4 位	H1
DP0	左侧数码管段选	D5
CA0	左侧数码管段选	B4
CB0	左侧数码管段选	A4
CC0	左侧数码管段选	A3
CD0	左侧数码管段选	B1
CE0	左侧数码管段选	A1
CF0	左侧数码管段选	B3
CG0	左侧数码管段选	B2
LED_BIT5	右侧数码管左 1 位	G1
LED_BIT6	右侧数码管左 2 位	F1
LED_BIT7	右侧数码管左 3 位	E1
LED_BIT8	右侧数码管左 4 位	G6
DP1	右侧数码管段选	H2
CA1	右侧数码管段选	D4
CB1	右侧数码管段选	E3
CC1	右侧数码管段选	D3
CD1	右侧数码管段选	F4
CE1	右侧数码管段选	F3
CF1	右侧数码管段选	E2
CG1	右侧数码管段选	D2

2.6.2、按键

PGX-Nano 开发板上配有 6 个轻触式按键，其中一个为硬件复位按键 (FPGA_PROG_B)，按键按下后 FPGA 将重新加载程序若未固化程序，则无程序重新加载需重新烧录)。其余 5 个为用户按键；按键对应 IO 默认高电平，当按键按下时，IO 为低电平。

应注意的是按键在按下与松开的瞬间会产生抖动，需根据需要进行消抖处理。

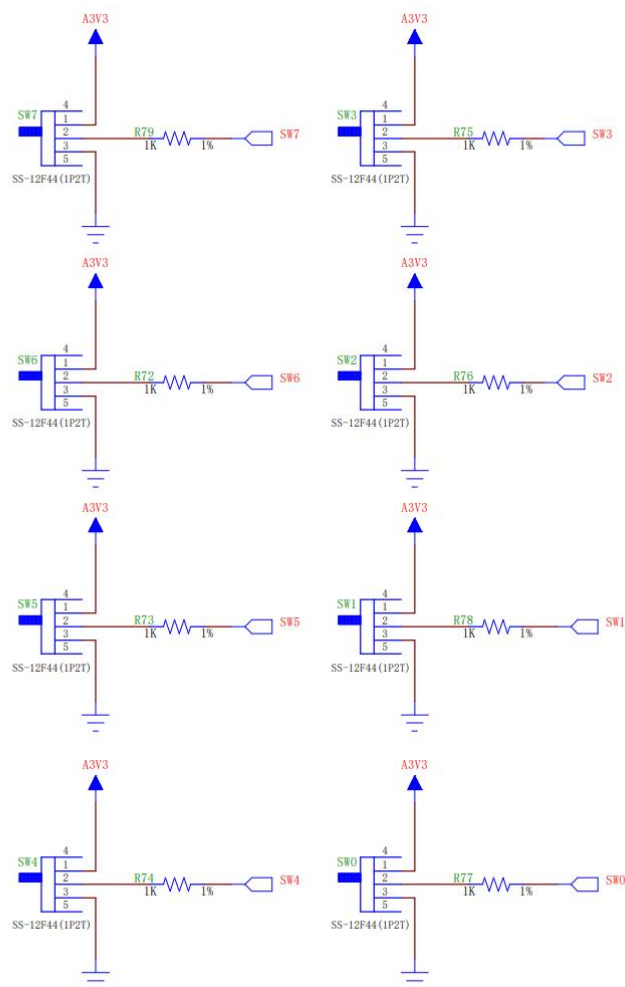


具体的管脚分配请参考下表所示：

信号	描述	FPGA 管脚
PB0	S0 控制信号	K6
PB1	S1 控制信号	L1
PB2	S2 控制信号	M1
PB3	S3 控制信号	K3
PB4	S4 控制信号	L3

2.6.3、拨动开关

PGX-Nano 开发板上配有 8 个拨动开关，拨动开关 IO 电平默认低电平，当拨动开关打开后，IO 为高电平。



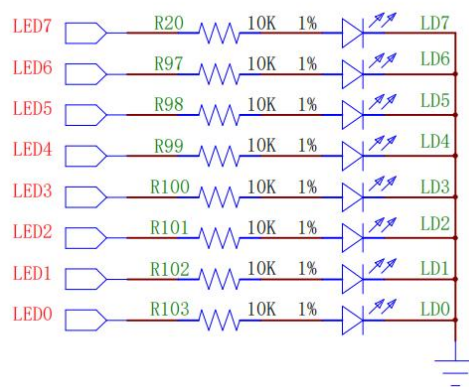
具体的管脚分配请参考下表所示：

信号	描述	FPGA 管脚
SW0	SW0 控制信号	R1
SW1	SW1 控制信号	N4
SW2	SW2 控制信号	M4
SW3	SW3 控制信号	R2
SW4	SW4 控制信号	P2
SW5	SW5 控制信号	P3
SW6	SW6 控制信号	P4

SW7	SW7 控制信号	P5
-----	----------	----

2.6.4、单色 LED 灯

PGX-Nano 开发板上配有 11 个翠绿色 led 灯，其中一个为电源指示灯 (Power)，一个是 FPGA 运行状态指示灯 (Done)，一个是下载器状态指示灯 (JTAG)，其余 8 个为用户 led 灯，对 led 灯施加正向电压时 led 灯亮，因此 FPGA 输出高电平时 led 灯亮，FPGA 输出低电平时 led 灯灭。8 个用户 led 灯功能电路图如下：



具体的管脚分配请参考下表所示：

信号	描述	FPGA 管脚
LED0	LED0 控制信号	K2
LED1	LED1 控制信号	J2
LED2	LED2 控制信号	J3
LED3	LED3 控制信号	H4
LED4	LED4 控制信号	J4

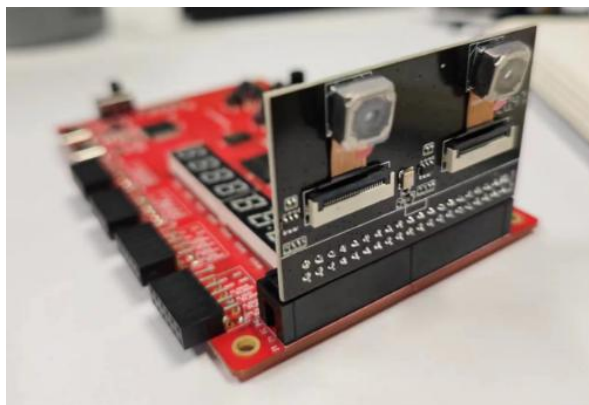
LED5	LED5 控制信号	G3
LED6	LED6 控制信号	G4
LED7	LED7 控制信号	F6

2.7、扩展接口

2.7.1、40 PIN 扩展口

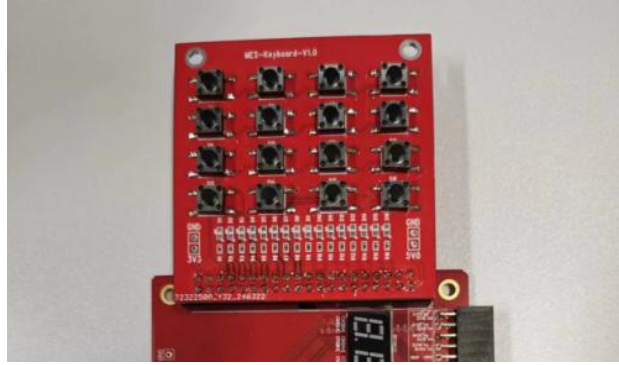
PGX-Nano 开发板预留了 1 个 40PIN 扩展口用于连接各种外设。扩展接口共 40pin, 其中 5V 电源一路, 3.3V 电源 2 路, 地 3 路, IO 34 路。用户可通过 40 PIN 扩展口连接板卡匹配的扩展模块或其他设备。

双目摄像头：

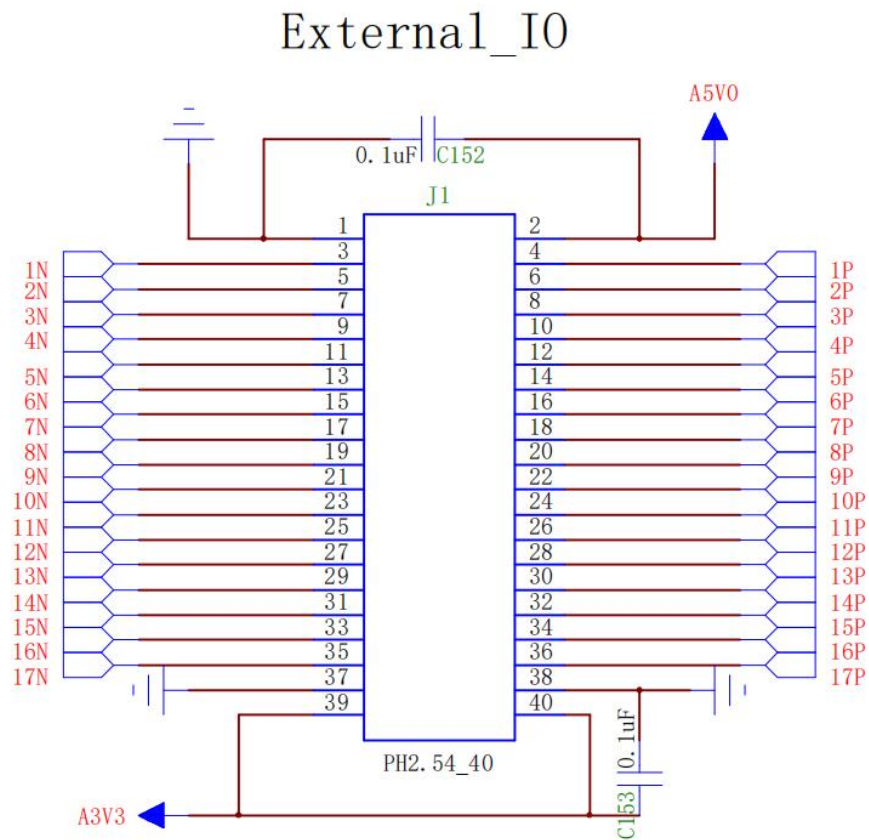


购买链接：[PMOD 音视频模块 扩展模板+麦克风+扬声器+双目摄像头 搭配盘古 50K-淘宝网 \(taobao.com\)](#)

矩阵按键：



对应原理图如下图所示（扩展 IO 电平标准为 3.3V）：



具体的管脚分配请参考下表所示：

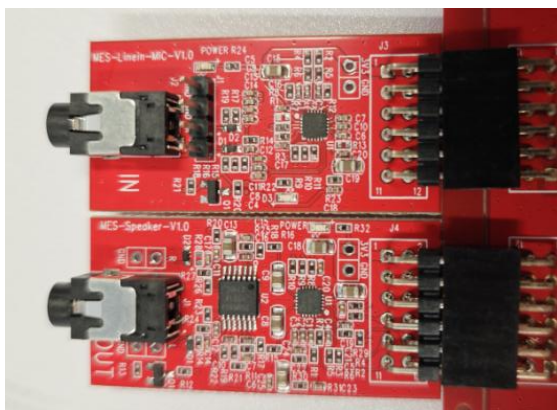
引脚编号	网络名称	FPGA 管脚	引脚编号	网络名称	FPGA 管脚
1	GND	\	2	A5V0	\
3	1N	B17	4	1P	B16
5	2N	A16	6	2P	A15
7	3N	A14	8	3P	A13
9	4N	A18	10	4P	B18

11	5N	F14	12	5P	F13
13	6N	B14	14	6P	B13
15	7N	C14	16	7P	D14
17	8N	E16	18	8P	E15
19	9N	A11	20	9P	B11
21	10N	C15	22	10P	D15
23	11N	G16	24	11P	H16
25	12N	J13	26	12P	K13
27	13N	G14	28	13P	H14
29	14N	D17	30	14P	E17
31	15N	F16	32	15P	F15
33	16N	G17	34	16P	H17
35	17N	B12	36	17P	C12
37	GND	\	38	GND	\
39	A3V3	\	40	A3V3	\

2.7.2、PMOD 扩展口

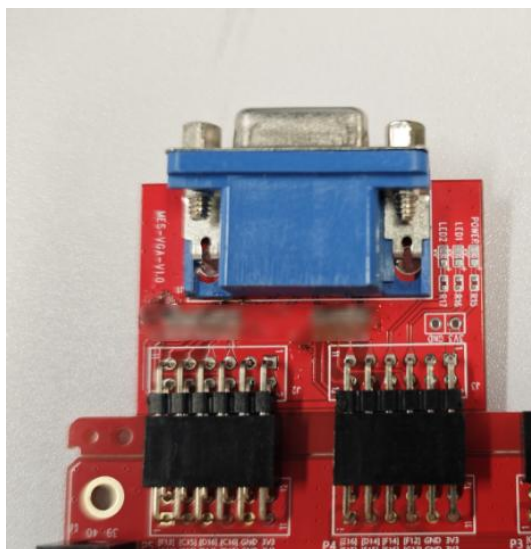
PGX-Nano 开发板预留了 4 个 12 针的 PMOD 扩展接口。一个 PMOD 扩展口有 12 路信号，其中 3.3V 电源 2 路，地 2 路，IO 8 路。用户可通过 PMOD 扩展口连接匹配的 PMOD 模块或其他设备。

音频模块：

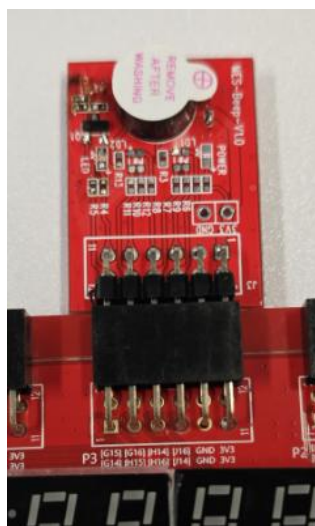


购买链接：[PMOD 音视频模块 扩展模板+麦克风+扬声器+双目摄像头 搭配盘古 50K-淘宝网 \(taobao.com\)](#)

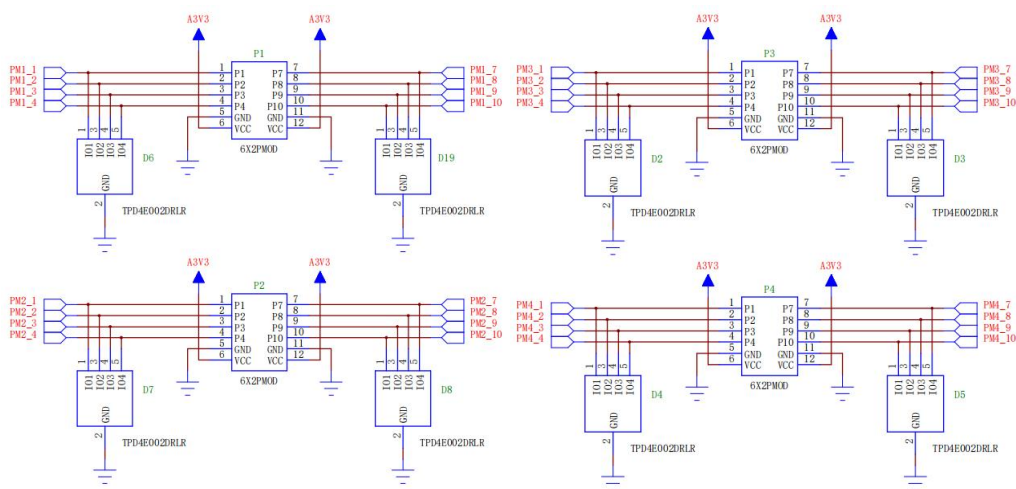
PMOD 转 VGA 接口模块：



蜂鸣器模块：



(IO 电压 3.3V) 对应原理图如下图所示：



具体的管脚分配请参考下表所示：

引脚编号	网络编号	FPGA 管脚	引脚编号	网络编号	FPGA 管脚
PMOD - 1					
1	PM1_1	E18	7	PM1_7	C16
2	PM1_2	D18	8	PM1_8	C17
3	PM1_3	G18	9	PM1_9	K15
4	PM1_4	F18	10	PM1_10	J15
5	GND	\	11	GND	\
6	A3V3	\	12	A3V3	\
PMOD - 2					
1	PM2_1	C6	7	PM2_7	A6
2	PM2_2	C5	8	PM2_8	A5
3	PM2_3	B7	9	PM2_9	E6
4	PM2_4	B6	10	PM2_10	E5
5	GND	\	11	GND	\
6	A3V3	\	12	A3V3	\
PMOD - 3					
1	PM3_1	N2	7	PM3_7	K5
2	PM3_2	N1	8	PM3_8	L4

3	PM3_3	M3	9	PM3_9	L6
4	PM3_4	M2	10	PM3_10	L5
5	GND	\	11	GND	\
6	A3V3	\	12	A3V3	\
PMOD - 4					
1	PM4_1	U1	7	PM4_7	U2
2	PM4_2	V1	8	PM4_8	V2
3	PM4_3	U4	9	PM4_9	V5
4	PM4_4	U3	10	PM4_10	V4
5	GND	\	11	GND	\
6	A3V3	\	12	A3V3	\